

PAT-NO: JP401310987A

DOCUMENT-IDENTIFIER: JP 01310987 A

TITLE: RECORDING APPARATUS

PUBN-DATE: December 15, 1989

INVENTOR-INFORMATION:

NAME

NOAKI, HIROAKI

ASSIGNEE-INFORMATION:

NAME

CANON INC

COUNTRY

N/A

APPL-NO: JP63139454

APPL-DATE: June 8, 1988

INT-CL (IPC): B41J032/00, B41J035/28

US-CL-CURRENT: 400/207

ABSTRACT:

PURPOSE: To prevent the lateral running of a copy product by a method wherein key data and coded predetermined data are read from the ink ribbon cassette mounted on the main body of a recording apparatus to be decoded and it is judged whether the cassette is an imitation, from the constitution of the decoded data and predetermined processing is performed corresponding to the judge result.

CONSTITUTION: A memory 2 and a serial/parallel converter (S/P converter) 3 are provided to an ink ribbon cassette 1. A microprocessor 6 reads the bit arrangement data stored in the predetermined address of the memory 2 through an

interface circuit 8. Next, the memory data of the memory 2 coded and made parallel by the S/P converter 3 is successively read. Subsequently, corresponding to the previously read bit arrangement data, the order of the bit arrangement of the inputted coded data is rearranged to the original order to decode data. Next, it is investigated whether the constitution of the decoded data is proper. When the constitution of the decoded data is improper, display to the effect that the use of the cassette is prohibited is performed on a display device 9 and, thereafter, recording operation is prohibited.

COPYRIGHT: (C)1989,JPO&Japio

## ⑫ 公開特許公報(A) 平1-310987

⑤ Int. Cl.<sup>4</sup>B 41 J 32/00  
35/28

識別記号

庁内整理番号

Z-7339-2C  
7339-2C

④ 公開 平成1年(1989)12月15日

審査請求 未請求 請求項の数 1 (全7頁)

⑭ 発明の名称 記録装置

⑰ 特 願 昭63-139454

⑱ 出 願 昭63(1988)6月8日

⑲ 発 明 者 野 秋 裕 昭 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

⑳ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

㉑ 代 理 人 弁理士 加藤 卓

## 明 細 書

## 1. 発明の名称

## 記録装置

## 2. 特許請求の範囲

1) インクリボンカセットを用いて記録を行なう記録装置において、インクリボンカセットに関する所定情報を記憶した記憶手段と、該記憶手段に記憶された前記所定情報のデータを暗号化して出力する暗号化手段と、該手段により暗号化されたデータを元のデータに復号化するためのキー情報データを記憶した記憶手段とを設けたインクリボンカセットを用いるとともに、記録装置本体に装着されたインクリボンカセットから前記キー情報データと暗号化された所定情報データを読み取り、キー情報データにより所定情報データを復号化し、復号データの構成により前記カセットが模造品か否かを判定し、該判定結果に応じて所定処理を行なう制御手段を設けたことを特徴とする記録装置。

## 3. 発明の詳細な説明

## 【産業上の利用分野】

本発明は記録装置に関し、特にインクリボンカセットを用いて記録を行なう記録装置に関するものである。

## 【従来の技術】

シリアル型サーマルプリンタやディジーホイールプリンタなどのインクリボンカセットを用いて記録を行なう記録装置がパーソナルコンピュータやワードプロセッサの記録出力装置などとして広く用いられている。これらの記録装置に用いられるインクリボンカセットの一般的な構造によれば、インクリボンの未使用部分を巻回した供給リールとインクリボンの使用済み部分を巻き取る巻き取りリールがカセット本体内に回転可能に設けられ、両リール間にインクリボンが張架される。記録にあたっては記録装置側に設けられた回転駆動軸を介して上記の両リールが回転駆動されることにより、インクリボンの張架部分において未使用部分が記録装置の記録ヘッドに対向する位置に順次供給され、記録に使用され巻き取りリール

ルに巻き取られるようになっていく。

〔発明が解決しようとする課題〕

ところでインクリボンの材質を分析して同様のインクリボンを作製しインクリボンカセットの模造品、いわゆるコピー製品を作製することは比較的簡単に行なえる。そして最近ではインクリボンカセットを開発した販売権を有するメーカーのライセンスを受けていない不正なコピー製品のカセットが市場に多数出現している。これを取り締まることは難しく、多額の費用を掛けてカセットを開発した販売権を有するメーカーの正当な利益が脅かされ損なわれるという問題がある。またコピー製品の多くは粗悪品であり、これを用いた場合には記録品質が落ちてしまう。

そこで本発明の課題はインクリボンカセットのコピー製品の横行を防止できるように構成した記録装置を提供することにある。

〔課題を解決するための手段〕

上記の課題を解決するため本発明によれば、インクリボンカセットを用いて記録を行なう記録装

置において、インクリボンカセットに関する所定情報を記憶した記憶手段と、該記憶手段に記憶された前記所定情報のデータを暗号化して出力する暗号化手段と、該手段により暗号化されたデータを元のデータに復号化するためのキー情報データを記憶した記憶手段とを設けたインクリボンカセットを用いるとともに、記録装置本体に装着されたインクリボンカセットから前記キー情報データと暗号化された所定情報データを読み取り、キー情報データにより所定情報データを復号化し、復号データの構成により前記カセットが模造品か否かを判定し、該判定結果に応じて所定処理を行なう制御手段を設けた構成を採用した。

〔作用〕

このような構成によれば上記復号データの構成によりカセットが模造品か否かを判定でき、その判定結果に応じて所定処理、例えば記録動作の許可または禁止を行なうことにより、模造品のカセットの使用を禁止できる。暗号化手段のコピーを困難で多大の費用がかかるものとし、さらに暗

号化手段の構成をカセットの製造ロット毎などに変更することにより、カセットのコピーを割りの合わないものとし、抑止することができる。

〔実施例〕

以下添付した図を参照して本発明の実施例の詳細を説明する。

第1実施例

第1図は本発明の第1実施例による記録装置の制御系の構成を示している。

第1図において符号1は記録に使用されるインクリボンカセット（以下カセットと略す）である。カセット1には、従来と同様の構成に加えてカセットのコピーを防止するために、メモリ2とシリアル／パラレル変換器（以下S／P変換器と略す）3が設けられている。

メモリ2はROMとして構成される。メモリ2には例えばこのカセット1の使用を許可すべきか禁止すべきかを識別するための情報が格納される。例えばカセット1のメーカーコードや製造ロットナンバーのコード、カセット1による記録

品質を保証できる有効期限を示すデータ、およびこのカセット1を専用で使用可能な記録装置の機種などのデータなどが格納される。但しメモリ2の記録情報はこれらに限るものではなく、カセット1の使用すべきか否かを識別するための情報に限るものではない。なおメモリ2は記憶データをシリアル出力するものとして構成されている。

一方S／P変換器3はメモリ2からシリアルで出力される記憶データをパラレルに変換するものである。そしてS／P変換器3はこの場合単にシリアル／パラレル変換を行なうだけでなく、メモリ2の出力記憶データを暗号化するために、内部配線による所定数の各ビット出力の出力ピンの配列の順序、すなわちどの出力ピンがどのビットの出力ピンかというビット配列の順序がメーカーの社外に対して秘密にされており、さらにそのビット配列の順序がカセット1の製造ロット毎に変更されるものとする。

なおS／P変換器3の上記ビット配列の順序を示すデータがメモリ2の例えば先頭アドレスなど

の所定アドレスに記憶されるものとする。このデータは後述のように上記のビット配列の順序により暗号化されたデータを元のデータに復号化するためのキー情報データとして用いられる。

一方、第1図において符号4は記録装置本体であり、同本体4には記録装置全体を制御するマイクロコンピュータ5が設けられている。マイクロコンピュータ5は制御の主体となるマイクロプロセッサ6、ROM部とRAM部を有するメモリ7およびマイクロプロセッサ6の入出力信号を処理するインターフェース回路8から構成される。

メモリ7のROM部にはマイクロプロセッサ6の制御プログラムと制御に必要な各種データが格納される。またメモリ7のRAM部は記録データの一時的な格納およびマイクロプロセッサ6のワーキングエリアなどとして用いられる。

上記構成からなるマイクロコンピュータ5には各種表示を行なう表示器9が接続される。またこの他にマイクロコンピュータ5には記録装置の操作入力を行なうための操作入力部、記録装置の各

駆動機構の制御系および各種センサ群が接続されるが、これらの図示と説明は省略する。

なお上記構成においてカセット1を記録装置本体4に装着した状態において、不図示のコネクタを介してカセット1のメモリ2およびS/P変換器3とマイクロコンピュータ5のインターフェース回路8との間の信号線10a~10dが接続されるようになっている。信号線10a、10bを介してマイクロコンピュータ5のマイクロプロセッサ6がメモリ2の記憶データを読み取るための制御信号とアドレスデータ信号がメモリ2に入力されるようになっている。またS/P変換器3によりパラレルにされかつ暗号化されたメモリ2の記憶データは信号線10cを介してマイクロコンピュータ5に入力される。但し先述したビット配列の順序を示すビット配列データは信号線10dを介してメモリ2から直接シリアルのままマイクロコンピュータ5に入力されるようになっている。

以上のような構成のもとに先述したカセットの

コピー製品の使用を禁止するために、記録装置の電源投入時、カセット1の交換時あるいは記録動作の開始直前など適当なタイミングで、マイクロコンピュータ5のマイクロプロセッサ6はメモリ7のROM部内の制御プログラムに従って第2図に手順を示す処理を行ない、記録動作の禁止または許可を決定する。すなわちカセット1の使用禁止または許可を決定する。以下に第2図の処理の詳細を説明する。

マイクロプロセッサ6はまず第2図のステップS1において、インターフェース回路8を介して先述したメモリ2の所定アドレスに記憶されたビット配列データを読み取る。

つぎにステップS2においてS/P変換器3によりパラレルにされ暗号化されたメモリ2の記憶データを順次読み取る。

つぎにステップS3で先に読み取ったビット配列データの情報に応じてステップS2で入力した暗号化データのビット配列の順序を元の順序に並べ換え、元のデータに復号化する。なおここでメ

モリ2の記憶データの構成は所定の特徴をもったものとする。

つぎにステップS4では復号したデータの構成について上記の特徴を有した適正なものか否か、すなわちデータがでたらめなものか否かを調べる。

ここでコピー製品のカセットのS/P変換器が単にS/P変換を行なうもので本実施例のS/P変換器3の出力データピンの内部配線まで正確にコピーしていないものとするれば、ビット配列の順序が異なるため復号データの構成はでたらめなものとなる。

そこでステップS4で復号データの構成が不適正ででたらめな場合はカセットがコピー製品であると判定し、ステップS7で表示器9にカセットの使用を禁止する旨の表示を行なわせた後、ステップS8で記録動作の禁止を決定し、処理を終了する。

一方、復号データの構成が適正であった場合にはステップS5において復号データの内容の情報

によりカセットの使用を許可すべきか禁止すべきかを判定する。例えば前述したメモリ2の記憶データとして挙げたようにメーカーコードやカセット1を専用で用いる記録装置の機種あるいは記録品質を保証できる有効期限などにより使用の許可または禁止を判定する。そして使用を禁止するものと判定した場合はステップS7で表示器9に使用を禁止する旨の表示を行なわせた後、ステップS8で記録動作の禁止を決定し処理を終了する。また使用を許可すべきものと判定した場合はステップS6で記録動作の許可を決定した後、処理を終了する。

以上のようにして本実施例によれば上記の復号データの構成が適正か否かによりカセット1がコピー製品が否かを判定し、コピー製品の場合はその使用を禁止することができる。ここでコピーをするものがS/P変換器3についてその出力ピンの内部配線まで正確にコピーすれば上述の処理ではコピー製品を見破ることはできないが、S/P変換器3の出力ピンの内部配線まで調べて正確に

コピーすることは困難で多大な費用がかかるものであり、さらに前述のようにカセット1の製造ロット毎にS/P変換器3のビット配列を変更することによりさらに費用がかかるものとなる。このように多大の費用がかかりコピー製品の作製を割りの合わないものにするにより、コピー製品の横行を防止することができる。なおカセット1のメモリ2の内容を正確にコピーすることも費用がかかり、その上にメモリ2の内容もカセット1の製造ロット毎に変更することによりメモリ2のコピーも多大の費用を要することになる。

## 第2実施例

つぎに第3図は本発明の第2実施例による記録装置の制御系の構成を示している。同図中において第1実施例の第1図中と共通もしくは相当する部分には共通の符号が付してある。

本実施例のカセット1ではコピー製品の使用を禁止するために、先述と同様のカセットの使用を許可または禁止すべきか否かを識別するための情報を記憶するメモリ2と、同メモリ2の記憶デー

タを暗号化するためのマイクロコンピュータ11が設けられている。

マイクロコンピュータ11は制御の主体となるマイクロプロセッサ12、同プロセッサ12の制御プログラムおよび制御に必要な固定データを格納したROMとしてのメモリ13、およびインターフェース回路14から構成される。そしてマイクロコンピュータ11はカセット1を記録装置本体4に装着した状態において信号線15c～15eを介して記録装置本体4の前述と同様のマイクロコンピュータ（内部構成の図示は省略してある）5と接続されるようになっている。またカセット1のメモリ2のシリアルデータの出力端子は信号線15fを介して記録装置本体4のマイクロコンピュータ5に接続されるようになっている。

ここでメモリ2の記憶データを暗号化するためにメモリ2に対するアクセスは記録装置本体4のマイクロコンピュータ5によって直接には行なわれず、カセット1のマイクロコンピュータ11

を介して行なわれるものとする。マイクロコンピュータ5がメモリ2のデータにアクセスするために出力するアドレスデータは信号線15cを介してカセット1のマイクロコンピュータ11に入力され、マイクロコンピュータ11はそのアドレスデータを変換して信号線15bを介しメモリ2に出力し、アクセスが行なわれる。メモリ2の出力データ（シリアルデータ）は信号線15fを介してマイクロコンピュータ5に入力される。

なおここでメモリ2の出力データのビット配列の順序はカセット1の製造ロット毎に変更されるものとする。そのビット配列の情報のデータはアクセス開始直前に信号線15eを介してマイクロコンピュータ11からマイクロコンピュータ5に与えられるようになっている。

なお信号線15dを介してマイクロコンピュータ5、11間の制御信号のやり取りが行なわれる。また信号線15aを介してマイクロコンピュータ11からメモリ2に制御信号が入力され読み出しが行なわれる。

なおマイクロコンピュータ11の行なうアドレスの変換方法としては、例えばメモリ13に変換テーブルを用意しておき同テーブルを用いて変換しても良いし、適当な演算により変換を行なっても良い。

このような構成のもとに記録装置の電源投入時あるいは記録動作の開始直前など適当なタイミングで記録装置本体4のマイクロコンピュータ5はカセット1のマイクロコンピュータ11に要求してビット配列データを受けるとともに、アドレスデータを出力して間接的にメモリ2にアクセスしそのデータを読み込み第1実施例の第2図で示したものと全く同様の処理を行なって記録動作の許可または禁止の決定を行なう。すなわちカセットの使用の許可または禁止の決定を行なう。この際にカセット1からのデータ出力はメモリ13に格納された制御プログラムに従いマイクロプロセッサ12が第4図に示す手順で以下のように処理を行なうことによりなされる。

すなわちまずマイクロコンピュータ5からの

ビット配列データの要求を待つ待機状態の第4図のステップS11においてビット配列データの要求があると、マイクロプロセッサ12はステップS12でビット配列データを出力する。ビット配列データはメモリ13に格納しておいても良いしメモリ2に格納しておいても良い。

つぎにステップS13のループにおいてメモリ2にアクセスするためのマイクロコンピュータ5からのアドレスデータの入力进行を待つ。そしてアドレスデータの入力があるとステップS14で前述のようにテーブル変換あるいは適当な演算処理によりアドレスデータを変換する。

つぎにステップS15で変換したアドレスデータをメモリ2に出力するとともにメモリ2に制御信号を出力し、メモリ2からマイクロコンピュータ5に記憶データを出力させる。

つぎにステップS16でメモリ2の全記録データの出力が完了したか否かを調べ、完了していなければステップS13に戻り以下の処理を繰り返す。この繰り返しによりメモリ2の全記憶データ

が順次マイクロコンピュータ5に出力される。全データの出力が完了すると処理を終了する。

このようにしてメモリ2の暗号化された記憶データがマイクロコンピュータ5に輸入され、マイクロコンピュータ5は第1実施例の場合と全く同様に暗号化データを復号し、そのデータ構成によりカセット製品がコピー製品か否かを判定し、その使用の許可または禁止を決定する。

以上のような本実施例によればカセットをコピーするものがカセット1のメモリ2とメモリ13の内容を正確にコピーしない限り、記録装置本体4のマイクロコンピュータ5で復号化されたデータの構成がでたらめなものとなり、コピー製品であることを見破ることができる。メモリ2、13の内容を正確にコピーするにはそれなりの設備と費用を要し、さらにそのデータの内容がカセット1の製造ロット毎に変更されることにより、コピーは多大の費用を要することになり、第1実施例の場合と同様にコピーを防止することができる。

なお以上の構成ではカセットをコピー製品であると判定した場合には記録動作を禁止し、カセットの使用を禁止するものとしたが、カセットをコピー製品と判定した場合の処理はこれに限るものではない。

#### [発明の効果]

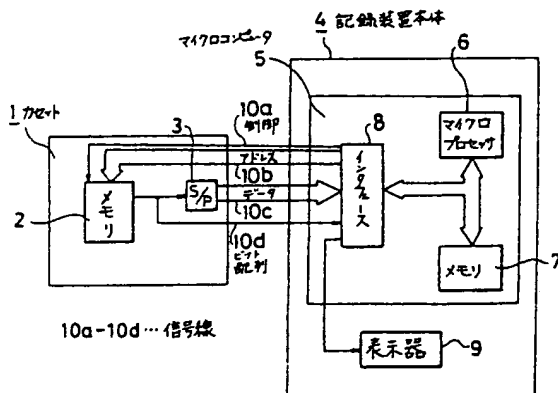
以上の説明から明らかなように本発明によれば、インクリボンカセットを用いて記録を行なう記録装置において、インクリボンカセットに関する所定情報を記憶した記憶手段と、該記憶手段に記憶された前記所定情報のデータを暗号化して出力する暗号化手段と、該手段により暗号化されたデータを元のデータに復号化するためのキー情報データを記憶した記憶手段とを設けたインクリボンカセットを用いるとともに、記録装置本体に装着されたインクリボンカセットから前記キー情報データと暗号化された所定情報データを読み取り、キー情報データにより所定情報データを復号化し、復号データの構成により前記カセットが模造品か否かを判定し、該判定結果に応じて所定処

理を行なう制御手段を設けた構成を採用したので、装着されたカセットが模造品か否かを判定して例えば記録動作を禁止するなどの処理を行なえるとともに、模造品の作製に多大な費用がかかるものとする事により、コピー製品の横行を防止し、カセットの販売権を有するメーカーの正当な利益を守ることができるという優れた効果が得られる。

#### 4. 図面の簡単な説明

第1図は本発明の第1実施例による記録装置の制御系の構成を示すブロック図、第2図は第1図中のマイクロプロセッサ6の行なう記録動作の許可/禁止決定処理の手順を示す流れ図、第3図は本発明の第2実施例による記録装置の制御系の構成を示すブロック図、第4図は第3図中のカセット側のマイクロプロセッサが行なうデータ出力処理の手順を示す流れ図である。

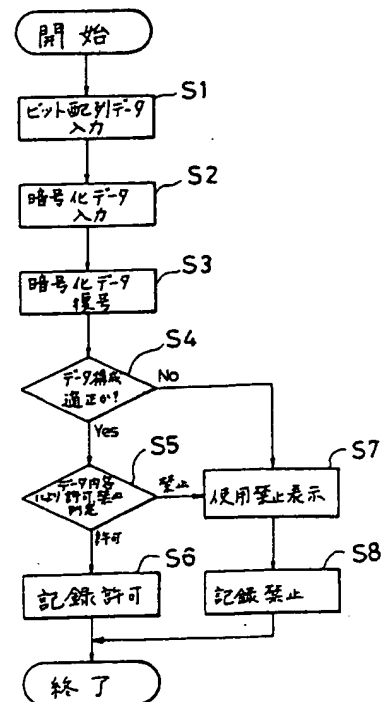
- 1 … インクリボンカセット
- 2, 7, 13 … メモリ
- 3 … S/P変換器
- 4 … 記録装置本体



記録装置制御系のブロック図  
第1図

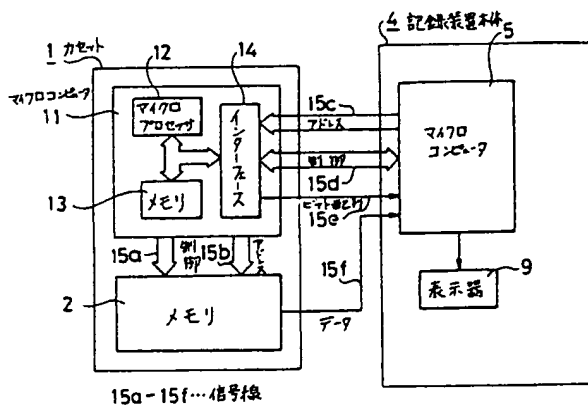
- 5, 11 … マイクロコンピュータ
- 6, 12 … マイクロプロセッサ
- 8, 14 … インターフェース回路
- 9 … 表示器

特許出願人 キヤノン株式会社  
代理人 弁理士 加藤 卓

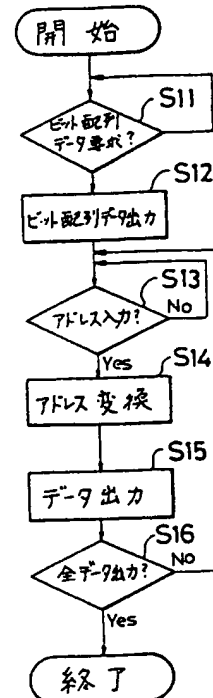


記録許可/禁止決定処理の流れ図  
第2図





記録装置制御系のブロック図  
第3図



カセット側データ出力処理の流れ図  
第4図